

【特許請求の範囲】

【請求項 1】 半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装する C O B 実装の電子部品を有した両面実装用のプリント配線基板と、

前記プリント配線基板の 1 つの側辺に沿って配置され、前記プリント配線基板に設けられた電極に接続されるリード端子により前記プリント配線基板に固定されるコネクタと、

内面に前記コネクタを固定する第 1 接触面を形成した第 1 のケース体と第 2 のケース体と、

前記それぞれのケース体を相互に外周部内面により接合されたケースとよりなることを特徴とするメモリカード。

【請求項 2】 請求項 1 記載のメモリカードにおいて、前記パッケージ表面と前記パッケージ表面に対向する前記ケースの内面とを固定用接着材により接着固定した構造よりなることを特徴とするメモリカード。

【請求項 3】 請求項 2 記載のメモリカードにおいて、前記固定用接着材が、両面テープであることを特徴とするメモリカード。

【請求項 4】 請求項 2 記載のメモリカードにおいて、前記プリント配線基板に、前記樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠を設け、前記ダム枠内に前記 C O B 実装の電子部品を形成したことを特徴とするメモリカード。

【請求項 5】 請求項 1 記載のメモリカードにおいて、前記ケースに、前記 1 つの側辺に対して平行な他の側辺部を固定する第 2 接触面を形成し、前記プリント配線基板を前記コネクタと前記側辺部とにより前記ケースに固定するようにしたことを特徴とするメモリカード。

【請求項 6】 半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装する C O B 実装の電子部品を有した両面実装用のプリント配線基板と、

前記プリント配線基板の 1 つの側辺に沿って配置され、前記プリント配線基板に設けられた電極に接続されるリード端子により前記プリント配線基板に固定されるコネクタと、

第 1 のケース体と第 2 のケース体とを有し、前記第 1 のケース体および前記第 2 のケース体が相互に外周部内面により接合されたケースとを有し、

前記それぞれのケース体の内面に、前記コネクタを固定する第 1 接触面と、前記 1 つの側辺に対して平行な他の側辺部を圧着する第 2 接触面とを形成し、前記プリント配線基板を前記コネクタと前記側辺部とにより前記ケースに固定するようにしたことを特徴とするメモリカード。

【請求項 7】 半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装する C O B 実装の電子部品を有した両面実装用のプリント配線基板と、

前記プリント配線基板に配置され、前記樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠と、

前記プリント配線基板の 1 つの側辺に沿って配置され、前記プリント配線基板に設けられた電極に接続されるリード端子により前記プリント配線基板に固定されるコネクタと、

内面に前記コネクタを固定する第 1 接触面を形成した第 1 のケース体と第 2 のケース体と、

前記それぞれのケース体を相互に外周部内面により接合されたケースとよりなることを特徴とするメモリカード。

【請求項 8】 請求項 7 記載のメモリカードにおいて、前記パッケージ表面と前記パッケージ表面に対向する前記ケースの内面とを固定用接着材により接着固定した構造よりなることを特徴とするメモリカード。

【請求項 9】 請求項 8 記載のメモリカードにおいて、前記固定用接着材が、両面テープであることを特徴とするメモリカード。

【請求項 10】 一方の実装面に、半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装する C O B 実装の電子部品のみを実装し、他方の実装面に、表面実装形パッケージおよびチップ部品からなる電子部品を実装した両面実装用のプリント配線基板と、

前記プリント配線基板の 1 つの側辺に沿って配置され、前記プリント配線基板に設けられた電極に接続されるリード端子により前記プリント配線基板に固定されるコネクタと、

内面に前記コネクタを固定する第 1 接触面を形成した第 1 のケース体と第 2 のケース体と、

前記それぞれのケース体を相互に外周部内面により接合されたケースとよりなることを特徴とするメモリカード。

【請求項 11】 請求項 10 記載のメモリカードにおいて、前記ケースに、前記 1 つの側辺に対して平行な他の側辺部を固定する第 2 接触面を形成し、前記プリント配線基板を前記コネクタと前記側辺部とにより前記ケースに固定するようにしたことを特徴とするメモリカード。

【請求項 12】 請求項 10 記載のメモリカードにおいて、前記プリント配線基板に、前記樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠を設け、前記ダム枠内に前記 C O B 実装の電子部品を形成したことを特徴とするメモリカード。

【請求項13】 請求項12記載のメモ리카ードにおいて、前記パッケージ表面と前記パッケージ表面に対向する前記ケースの内面とを固定用接着材により接着固定した構造よりなることを特徴とするメモ리카ード。

【請求項14】 請求項13記載のメモ리카ードにおいて、前記固定用接着材が、両面テープであることを特徴とするメモ리카ード。

【請求項15】 表面実装用の電子部品が実装され、所定のメモリ機能を有する両面実装用のプリント配線基板がケースに内設されたメモ리카ードの製造方法であつて、

一方の実装面に額縁状のダム枠が設けられた前記プリント配線基板を用意し、前記プリント配線基板の一方の実装面に、半導体チップを直接貼り付け、前記半導体チップと前記プリント配線基板の電極部とをボンディングワイヤにより電気的に接続し、前記ダム枠内に樹脂をポッティングして封止したパッケージを形成したCOB実装を行う工程と、前記プリント配線基板にCOB実装した後に、前記プリント配線基板の他方の実装面に、表面実装形パッケージおよびチップ部品を実装し、前記プリント配線基板における他方の実装面のみをはんだリフローする工程とを有したことを特徴とするメモ리카ードの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メモ리카ードおよびその製造方法に関し、特に、メモ리카ードの高密度実装化および耐衝撃性の向上に適用して有効な技術に関するものである。

【0002】

【従来の技術】本発明者が検討したところによれば、画像を電気信号に変換し、デジタルデータにより保存するデジタルカメラなどには、フィルムの代わりとして、変換されたデジタルデータを保存するためにメモ리카ードが用いられている。

【0003】なお、この種のメモ리카ードについて詳しく述べてある例としては、1995年5月1日、日経PB社発行、「日経マイクロデバイス」1995年5月号、P52、P53があり、この文献には、デジタルカメラに用いられるフラッシュメモ리카ードにおけるデータの書き込み技術などが記載されている。

【0004】

【発明が解決しようとする課題】ところが、上記のようなメモ리카ードでは、次のような問題点があることが本発明者により見出された。

【0005】近年、メモ리카ードにはメモリの大容量化が要求されているが、メモ리카ードそれ自体が小型軽量化されたパッケージであるのでメモリの大容量化や電子部品の高密度実装化の妨げとなっているという問題がある。

【0006】本発明の目的は、電子部品を高密度に実装でき、かつ耐衝撃信頼性を大幅に向上することのできるメモ리카ードおよびその製造方法を提供することにある。

【0007】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0009】すなわち、本発明のメモ리카ードは、半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電気的接続を行い、樹脂により封止したパッケージを形成して実装するCOB (Chip On Board) 実装の電子部品を有した両面実装用のプリント配線基板と、当該プリント配線基板の1つの側辺に沿って配置され、プリント配線基板に設けられた電極に接続されるリード端子によりプリント配線基板に固定されるコネクタと、内面に該コネクタを固定する第1接触面を形成した第1のケース体と第2のケース体と、それぞれのケース体を相互に外周部内面により接合されたケースとよりなるものである。

【0010】それにより、メモ리카ードの厚さを薄型化することができる。

【0011】また、本発明のメモ리카ードは、前記パッケージ表面とそのパッケージ表面に対向するケースの内面とを固定用接着材により接着固定した構造よりなるものである。

【0012】それにより、プリント配線基板を確実に固定でき、耐衝撃性能を大幅に向上することができる。

【0013】さらに、本発明のメモ리카ードは、前記固定用接着材が、両面テープよりなるものである。

【0014】それにより、容易に、かつ短時間でプリント配線基板の固定を行うことができる。

【0015】また、本発明のメモ리카ードは、前記プリント配線基板に、樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠を設け、該ダム枠内にCOB実装の電子部品を形成したものである。

【0016】それにより、COB実装の電子部品におけるパッケージを均一の高さで、かつパッケージ表面を平坦化して形成することができ、パッケージとケースの内面とを効率よく接着固定することができる。

【0017】さらに、本発明のメモ리카ードは、ケースに、1つの側辺に対して平行な他の側辺部を固定する第2接触面を形成し、プリント配線基板をコネクタと側辺部とによりケースに固定するようにしたものである。

【0018】それにより、プリント配線基板の両周辺部を確実に固定できるので、耐衝撃性能を大幅に向上することができる。

【0019】また、本発明のメモ리카ードは、半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装するCOB実装の電子部品を有した両面実装用のプリント配線基板と、該プリント配線基板の1つの側辺に沿って配置され、プリント配線基板に設けられた電極に接続されるリード端子によりプリント配線基板に固定されるコネクタと、第1のケース体と第2のケース体とを有し、第1のケース体および第2のケース体が相互に外周部内面により接合されたケースとを有し、それぞれのケース体の内面に、コネクタを固定する第1接触面と、1つの側辺に対して平行な他の側辺部を圧着する第2接触面とを形成し、プリント配線基板をコネクタと側辺部とによりケースに固定するようにしたものである。

【0020】それによっても、プリント配線基板の両周辺部を確実に固定できるので、耐衝撃性能を大幅に向上することができる。

【0021】さらに、本発明のメモ리카ードは、半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装するCOB実装の電子部品を有した両面実装用のプリント配線基板と、該プリント配線基板に配置され、樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠と、プリント配線基板の1つの側辺に沿って配置され、プリント配線基板に設けられた電極に接続されるリード端子によりプリント配線基板に固定されるコネクタと、内面に前記コネクタを固定する第1接触面を形成した第1のケース体と第2のケース体と、それぞれのケース体を相互に外周部内面により接合されたケースとよりなるものである。

【0022】それにより、COB実装の電子部品におけるパッケージを均一の高さで、かつパッケージ表面を平坦化して形成することができる。

【0023】また、本発明のメモ리카ードは、パッケージ表面とそのパッケージ表面に対向するケースの内面とを固定用接着材により接着固定した構造よりなるものである。

【0024】さらに、本発明のメモ리카ードは、前記固定用接着材が、両面テープよりなるものである。

【0025】それらにより、パッケージとケースの内面とを効率よく、かつ確実に接着固定することができる。

【0026】また、本発明のメモ리카ードは、一方の実装面に、半導体チップを実装面に直接貼り付け、ボンディングワイヤにより電極部と電氣的接続を行い、樹脂により封止したパッケージを形成して実装するCOB実装の電子部品のみを実装し、他方の実装面に、表面実装形パッケージおよびチップ部品からなる電子部品を実装した両面実装用のプリント配線基板と、該プリント配線基板の1つの側辺に沿って配置され、プリント配線基板に

設けられた電極に接続されるリード端子によりプリント配線基板に固定されるコネクタと、内面に前記コネクタを固定する第1接触面を形成した第1のケース体と第2のケース体と、それぞれのケース体を相互に外周部内面により接合されたケースとよりなるものである。

【0027】それにより、表面実装形パッケージおよびチップ部品からなる電子部品のみを実装する実装面にCOB実装の電子部品がないので、はんだスクリーン印刷などが容易となり、ボンディング時においても、プリント配線基板を確実に固定することができるのでボンディングのエネルギーが分散することなく確実にワイヤボンディングを行うことができる。

【0028】さらに、本発明のメモ리카ードは、ケースに、1つの側辺に対して平行な他の側辺部を固定する第2接触面を形成し、プリント配線基板をコネクタと側辺部とによりケースに固定するようにしたものである。

【0029】それにより、プリント配線基板の両周辺部を確実に固定できるので、耐衝撃性能を大幅に向上することができる。

【0030】また、本発明のメモ리카ードは、プリント配線基板に、樹脂を注ぎ入れることによりパッケージが形成される額縁状のダム枠を設け、ダム枠内にCOB実装の電子部品を形成したものである。

【0031】それにより、COB実装の電子部品におけるパッケージを均一の高さで、かつパッケージ表面を平坦化して形成することができる。

【0032】さらに、本発明のメモ리카ードは、パッケージ表面とそのパッケージ表面に対向するケースの内面とを固定用接着材により接着固定した構造よりなるものである。

【0033】また、本発明のメモ리카ードは、前記固定用接着材が、両面テープよりなるものである。

【0034】それらにより、パッケージとケースの内面とを効率よく、かつ確実に接着固定することができる。

【0035】さらに、本発明のメモ리카ードの製造方法は、一方の実装面に額縁状のダム枠が設けられた両面実装用のプリント配線基板を用意し、そのプリント配線基板の一方の実装面に、半導体チップを直接貼り付け、当該半導体チップの電極とプリント配線基板の電極部とをボンディングワイヤにより電氣的に接続し、ダム枠内に樹脂をポッティングして封止したパッケージを形成したCOB実装を行う工程と、該プリント配線基板にCOB実装した後に、プリント配線基板の他方の実装面に、表面実装形パッケージおよびチップ部品を実装し、プリント配線基板における他方の実装面のみをはんだリフローする工程とを有したものである。

【0036】それにより、はんだリフロー時のCOB実装に用いられるプリント配線基板の電極の汚染を防止でき、ボンディング時にプリント配線基板を確実に固定することができるので、ボンディング時のプリント配線基

板を確実に固定できるのでボンディングのエネルギーが分散することなく確実にワイヤボンディングを行うことができる。

【0037】以上のことにより、メモ리카ードの耐衝撃性を大幅に向上させながら厚さを薄型化でき、製造効率も向上させることができる。

【0038】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0039】図1は、本発明の一実施の形態によるメモ리카ードに用いられるメモリケースの説明図、図2

(a)、(b)は、本発明の一実施の形態によるメモ리카ードの電子部品が実装されたプリント配線基板の説明

図、図3は、本発明の一実施の形態によるメモ리카ードの構成の説明図、図4(a)、(b)は、本発明の一実施

の形態によるメモ리카ードに用いられるプリント配線基板の説明図、図5は、本発明の一実施の形態によるメモ

리카ードの寸法を示す説明図、図6は、本発明の一実施の形態によるメモ리카ードの機能構成の説明図、図7

は、本発明の一実施の形態によるメモ리카ードの接続構成の説明図、図8は、本発明の一実施の形態によるメモ

리카ードの回路図プリント配線基板の接続構成の説明図、図9は、本発明の一実施の形態によるメモ리카ード

に用いられるプリント配線基板の構成説明図、図10、図11は、本発明の一実施の形態によるメモ리카ードの

製造工程図である。

【0040】本実施の形態において、撮影した画像を直接デジタル信号として取り込むデジタルカメラなどに用いられ、変換されたデジタルデータを保存するメモ리카ード1は、図1～図5に示すように、上蓋（第1のケース体）K1と下蓋（第2のケース体）K2によりカード形のメモリケース（ケース）MKが構成されている。

【0041】この上蓋K1、下蓋K2は、長方形のステンレス板SKの3辺の外周部にプラスチック枠PWが形成され、上蓋K1と下蓋K2のプラスチック枠PWを重ね合わせ、接合することによってメモリケースMKを形成している。

【0042】そして、このメモリケースMKには、電子部品が実装される薄型高耐熱ガラスエポキシ基板からなるプリント配線基板2が内設されており、このプリント配線基板2は、表面2aおよび裏面2bの両面に表面実装形の電子部品が実装される両面実装基板となっている。

【0043】また、プリント配線基板2の表面2a、裏面2bにおける下部の周辺部近傍にはコネクタ3が設けられており、後述するホストと直接電氣的に接続されることになる。

【0044】さらに、このコネクタ3は、プリント配線基板2の表面2aおよび裏面2bの下部周辺部に長手方向に形成されたランドL1がコネクタ3に設けられた接

続ピン（リード端子）Pとはんだなどによって電氣的に接続されている。

【0045】また、プリント配線基板2の表面2aには、右側上部近傍に位置するようにTCP（Tape Carrier Package）形のフラッシュメモリなどの不揮発性メモリであるメモリ4が表面実装され、メモリ4の左側近傍にはSOP形のDRAM（Dynamic Random Access Memory）などの揮発性メモリであるメモリ5が表面実装されている。

【0046】また、メモリ4、メモリ5は、パッケージの対向する2辺からリードが突出した2方向リードとなっている。さらに、メモリ4は、メモリの大容量実装を実現する二段重ねに実装された積層構造となっており、メモリ4のリードが突出したパッケージの周辺部近傍には、上段のメモリ4のリードと重合するランドL2と下段のメモリ4のリードと重合するランドL3が併設して形成されている。

【0047】そして、二段重ねのメモリ4のリードとランドL2、L3が、はんだなどによって電氣的に接続されている。

【0048】また、メモリ4の右側の辺に設けられているリードはダミーリードとなっており、二段重ねのメモリ4における信号の入出力を左側の辺のリードのみで行う構成となっている。

【0049】そのダミーリードは、プリント配線基板2の右端近傍に上段のメモリ4のダミーリードと重合するランドと下段のメモリ4のダミーリードと重合するランドがランドL4として併設して形成されており、それらのランドL4とダミーリードをはんだなどにより電氣的に接続している。

【0050】よって、信号が入出力されるのに必要なリードをプリント配線基板2の中央寄りに配置することによって、他の電子部品との接続を行う配線の引き回しを容易とすることができる。

【0051】そして、プリント配線基板2の表面2aにおいて、メモリ4の下方には、水晶発振子6が表面実装されており、メモリ5の左上部近傍には、リセットIC7が表面実装されている。

【0052】また、メモリ4、5の下方ならびにメモリ5の左側方近傍には、チップ抵抗やチップコンデンサなどの複数のチップ部品8が表面実装されている。

【0053】そして、プリント配線基板2の表面2aに実装されているメモリ4、5、水晶発振子6、リセットIC7およびチップ部品8が表面実装形の電子部品である。

【0054】これらメモリ4、5、水晶発振子6、リセットIC7ならびにチップ部品8などの電子部品をプリント配線基板2の表面2aに効率よく配置することによって高密度実装やパターン配線の簡素化を行うことがで

きる。

【0055】次に、プリント配線基板2の裏面2bには、マイクロコンピュータ10およびゲートアレイ11のみがCOB実装されており、このマイクロコンピュータ10、ゲートアレイ11がCOB実装の電子部品である。また、この裏面2bには、マイクロコンピュータ10、ゲートアレイ11のみの実装となるのでメモリカード1の厚さを最小化することができる。

【0056】また、不揮発性メモリであるメモリ4には書き換え回数に制限があり、その回数を越えると壊れる恐れがある。このために、メモリ4をマイクロコンピュータ10、ゲートアレイ11と反対の実装面に配置することにより、該メモリ4の交換を行う場合に、マイクロコンピュータ10、ゲートアレイ11に与える影響が少なくて済むことになる。

【0057】さらに、メモリ4は半永久的にデータを記憶するので、記憶容量が足りなくなることが考えられ、メモリ4の増設時においても、マイクロコンピュータ10、ゲートアレイ11に与える影響が少なくて済むことになる。

【0058】このように、メモリ4だけではなく、交換あるいは増設する可能性のある電子部品、たとえば、メモリ5、水晶発振子6、リセットIC7やチップ部品8などをプリント配線基板2の表面2aに実装し、裏面2bにその必要のないものを配置し、実装することにより、交換ならびに増設の作業性を効率を向上させることができる。

【0059】次に、プリント配線基板2の裏面2bには、COB実装におけるパッケージを形成する、たとえば、ガラスエポキシ樹脂からなる額縁状のダム枠DWが

【0060】また、COB実装されたマイクロコンピュータ10、ゲートアレイ11は、ダム枠DWの中央部のプリント配線基板2の裏面2bに半導体チップCHが直接貼り付けられている。

【0061】さらに、プリント配線基板2の半導体チップCHの外周部近傍に位置には、電極部であるランドL5が形成されており、このランドL5と半導体チップCHの電極部とをボンディングワイヤBWにより電氣的に接続し、樹脂Jをダム枠DWに流し込むことによってパッケージを形成した構造となっている。

【0062】次に、メモリカード1は、COB実装されたマイクロコンピュータ10、ゲートアレイ11のパッケージ表面と、そのパッケージ表面に対向するメモリケースMKの下蓋K2の内面とが両面テープ（固定用接着材）12により固定されている。

【0063】また、プリント配線基板2に設けられたダム枠DWによりパッケージの高さが一定となり、かつパッケージ表面を平坦化するので両面テープ12による下

蓋K2との固定を容易とすることができる。

【0064】それにより、カードが落下などにより衝撃を受けた場合でも、プリント配線基板2が両面テープ12によって下蓋K2に固定されているのでメモリ4のチップ割れなどを防止することができる。

【0065】ここで、両面テープ12は、腐食性のイオンを含まず、接着力の経時劣化が少なく、かつ弾性率が低く、クッション性を持たせて衝撃を吸収するものがよい。

【0066】次に、メモリカード1の各寸法を図5を用いて説明する。

【0067】まず、メモリケースMKの厚さ、すなわち、メモリカード1の厚さは、3.3mm程度である。また、プリント配線基板2の厚さは、0.39mm程度となっており、メモリカード1の薄型化に寄与している。さらに、上蓋K1および下蓋K2のそれぞれの厚さは0.15mm程度となっている。

【0068】そして、上蓋K1の裏面には、該上蓋K1とメモリ4、5などの表面実装された電子部品との短絡を防止する絶縁性フィルムZFが貼り付けられており、その絶縁性フィルムZFとメモリ4との隙間、すなわち、空間距離は、0.055mm程度となっている。

【0069】また、COB実装されたマイクロコンピュータ10（図3）、ゲートアレイ11のパッケージの形成に用いられるダム枠の高さは、1.0mm程度であり、メモリ4の厚さも1.2mm程度となっている。

【0070】さらに、下蓋K2とマイクロコンピュータ10、ゲートアレイ11との空間距離は0.255mm程度となり、このマイクロコンピュータ10、ゲートアレイ11のパッケージ表面と下蓋K2の裏面との空間距離を両面テープ12によって固定接着することによって前述した上蓋K1とメモリ4との空間距離である0.055mm程度の空間を確保する。

【0071】次に、上記したメモリカード1の回路構成について図6～図8を用いて説明する。

【0072】ここで、メモリカード1は、該メモリカード1に設けられたコネクタ3（図2）によりマイクロコンピュータなどのホストHと電氣的に接続され、たとえば、ホストHの制御を司るホストマイコンHMとのデータのやり取りがされているものとする。

【0073】まず、メモリ4、5、水晶発振子6、マイクロコンピュータ10ならびにゲートアレイ11の接続構成を図6、図7を用いて説明する。また、メモリ4は、前述したようにメモリの大容量実装を実現するために二段重ねに実装された積層構造となっている。

【0074】メモリ4、5、マイクロコンピュータ10およびゲートアレイ11は、それぞれプリント配線基板2に形成された後述するローカルアドレスバスとローカルデータバスから構成されたローカルバスLBにより電氣的に接続されており、ホストHは、ホストアドレスバ

スとホストデータバスから構成されたホストバスHBを介してゲートアレイ11と電気に接続され、データのやり取りが行われる。

【0075】また、水晶発振子6などのその他の電子部品は、プリント配線基板2に形成された制御信号バスCBにより電氣的に接続されている。

【0076】次に、図8を用いてメモリカード3の回路接続構成について説明する。

【0077】まず、マイクロコンピュータ10は、ゲートアレイ11、メモリ4、5の制御やゲートアレイ11を介して行われるホストマイコンHMからの、たとえば、メモリ4やメモリ5への書き込みまたは読み出し処理の要求など制御するものである。

【0078】また、ゲートアレイ11は、ホストマイコンHMからの処理要求を受けてマイクロコンピュータ10に通知したり、マイクロコンピュータ10において発生したホストへの処理要求の通知やホストマイコンHMとメモリ4、5またはマイクロコンピュータ10の間のデータのやり取りの制御を行うものである。

【0079】さらに、メモリ4は、ホストから出力されたデータを半永久的に保存する不揮発性メモリであるフラッシュメモリである。ここで、メモリ4は、フラッシュメモリ以外でもよく、たとえば、EEPROM (Electrically Erasable and Programmable Read Only Memory)、EP (Erasable and Programmable) ROM、マスクROM、FRAM (Ferroelectric RAM) や電氣的にバックアップされたSRAM (Static RAM)、DRAMなどの電源が遮断されても記憶した情報を保持出来るものであればよい。

【0080】また、メモリ5は、ホストマイコンHMから入出力されるデータの一時的なバッファ、メモリ4の管理テーブルの格納、マイクロコンピュータ10で用いられる定数や変数定数一時記憶ならびにメモリカード1の制御用プログラムの格納などに用いられる揮発性メモリであるDRAMである。ここで、揮発性メモリは、SRAMによっても構成できるが、前述した不揮発性メモリを用いてもよい。

【0081】また、水晶発振子6は、マイクロコンピュータ10の動作やメモリ4におけるデータ読み出し時の同期信号などに用いられるクロック信号を発生するものであり、チップ抵抗である抵抗Rはプルアップ用などに用いられ、チップコンデンサであるコンデンサCはノイズ対策用や電源安定用などに用いられている。

【0082】さらに、リセットIC7は、マイクロコンピュータ10、ゲートアレイ11などに供給される電源電圧 V_{cc} の監視を行い、電源電圧 V_{cc} が設定された電圧値以下となると誤動作を防止するためにマイクロコンピュータ10、ゲートアレイ11のリセット信号を出力し

ている。

【0083】次に、メモリ4、5、マイクロコンピュータ10およびゲートアレイ11は、それぞれローカルアドレスバスLAB、ローカルデータバスLDB、制御信号バスCBにより電氣的に接続されている。

【0084】また、マイクロコンピュータ10とゲートアレイ11との間には、クロック信号CLK、チップイネーブル信号LCE、出力イネーブル信号LOE、書き込みイネーブル信号LWEならびにクロック信号CLKが入出力される信号線SB1により電氣的に接続されている。

【0085】さらに、これらチップイネーブル信号LCE、出力イネーブル信号LOE、書き込みイネーブル信号LWEおよびローカルアドレスバスLABを介して入出力される信号は、マイクロコンピュータ10がゲートアレイ11を制御するために使用されるものである。

【0086】また、クロック信号CLKは、マイクロコンピュータ10に内蔵されている発振子を用いて作ったクロック信号をゲートアレイ11に出力するための信号である。

【0087】次に、ゲートアレイ11とホストマイコンHMは、ホストアドレスバスHAB、ホストデータバスHDBならびにチップイネーブル信号HCE、出力イネーブル信号HOE、書き込みイネーブル信号HWEを入出力する信号線SB2により電氣的に接続されている。

【0088】そして、ホストマイコンHMは、ホストアドレスバスHAB、チップイネーブル信号HCE、出力イネーブル信号HOEならびに書き込みイネーブル信号HWEによりメモリカード1を制御するレジスタ、たとえば、コマンド、ステータスレジスタを用いて状態を管理したり処理の要求などを行っている。

【0089】また、それぞれの信号線SB1、SB2には、たとえば、100Ω程度の抵抗Rによりプルアップされている。さらに、マイクロコンピュータ10、ゲートアレイ11ならびにメモリ4、5における電源入力端子とグランド入力端子との間には、それぞれ0.1μF程度のノイズ対策用のコンデンサであるコンデンサCが設けられている。

【0090】また、メモリカード1は、電源電圧 V_{cc} がホストから供給されており、そのインタフェース近傍、すなわち、コネクタ3 (図2) の近傍には、1μF程度の電源安定化のためのコンデンサであるコンデンサCが設けられている。

【0091】次に、メモリカード1の製造工程を図9～図11により説明する。

【0092】まず、電子部品が実装される前のプリント配線基板2は、たとえば、4層配線基板となっており、図9に示すように、2枚のプリント配線基板2が外枠SWにより支持された2枚取りの構成となっている。

【0093】そして、図10に示すように、裏面2bに

額縁状のダム枠DWが連設されたプリント配線基板2において、それぞれのダム枠DWの中心部の裏面2bに直接半導体チップCHを所定の接着材により接着する（ステップS101）。

【0094】次に、接着された半導体チップCHに形成された電極部と、プリント配線基板2の裏面2bにおいて、半導体チップCHの周辺部近傍に形成された電極部とをボンディングワイヤにより電氣的に接続を行う（ステップS102）。

【0095】この時、プリント配線基板2の表面2aには、電子部品が実装されていないのでプリント配線基板2を確実に固定することができ、ボンディング時にプリント配線基板2の振動の発生を防止でき、ボンディングの超音波エネルギーが分散消失することなくボンディング部分に伝達されるので、ワイヤボンディングの信頼性を向上することができる。

【0096】その後、ダム枠DW内に樹脂Jをポッティングし、パッケージの形成を行い（ステップS103）、COB実装のマイクロコンピュータ10、ゲート

アレイ11を形成する。

【0097】そして、COB実装が終了すると、プリント配線基板2の表面2aに、スクリーン印刷によるはんだペーストの塗布を行う。この時、表面2aは、すべての実装部品が表面実装となるので、スクリーン印刷の禁止領域がないので容易にかつ実装面積を有効に使用することができる。

【0098】次に、表面2aにメモリ4、5やリセットIC7などのすべての表面実装部品を実装し（ステップS104）、プリント配線基板2の表面2aのみをリフローソルダリングすることにより、はんだを再融解し、表面実装部品の電氣的接続を行う（ステップS105）。

【0099】よって、マイクロコンピュータ10、ゲートアレイ11をCOB実装した後にプリント配線基板2の表面2aだけをリフローソルダリングするので、COB実装に用いられるプリント配線基板2に形成されたワイヤボンディングされる電極部のはんだによる汚染を防止することができる。

【0100】その後、不要となる外枠SWを、たとえば、ルータ加工などによって切断し、連なったプリント配線基板2をそれぞれ1枚のプリント配線基板2に分離した後（ステップS106）、各々のプリント配線基板2にコネクタ3（図2）をはんだにより電氣的に接続させて、検査工程により電氣的な検査および選別を行う。

【0101】そして、コネクタ3の上下面と対向するメモリケースMKの上蓋K1、下蓋K2におけるステンレス板SKの内面（第1接触面）、すなわち、プラスチック枠PWが形成されていない周辺部近傍に接着用のテープを貼り付ける。また、COB実装されたマイクロコンピュータ10、ゲートアレイ11のパッケージの表面と

対向する下蓋K2のステンレス板SKの内面には、プリント配線基板2の固定用の両面テープ12を貼り付ける。

【0102】その後、上蓋K1と下蓋K2とを重ね合わせ、上蓋K1、下蓋K2の3辺に形成されたプラスチック枠PWを超音波などにより融着させ、他の1辺は、前述した接着用のテープにより、コネクタの上下面と上蓋K1、下蓋K2のステンレス板SKの内面を接着させ、ケーシングを行い（ステップS107）、メモリカード1が完成することになる。

【0103】また、このケーシングにより、下蓋K2の内面に貼り付けられた両面テープ12によってマイクロコンピュータ10、ゲートアレイ11のパッケージの表面が下蓋K2と接着固定し、プリント配線基板2を確実に固定することになる。

【0104】それにより、本実施の形態によれば、以下の効果を得ることができる。

【0105】（1）マイクロコンピュータ10、ゲートアレイ11のパッケージとメモリケースMKとを両面テープ12によって接着固定することにより、耐衝撃性を大幅に向上することができる。

【0106】（2）プリント配線基板2の表面2aに電子部品を表面実装し、裏面2bをCOB実装のみとすることにより、メモリカード1の薄型化が可能となり、製造効率を向上でき、リペアなどの作業性も向上させることができる。

【0107】（3）メモリ4、5を隣接して実装し、その下方および左側方に水晶発振子6、リセットIC7やチップ部品8などの電子部品を集中して配置することにより、電子部品を高密度に実装でき、かつ配線の引き回しを簡素化できるので耐ノイズ性も向上させることができる。

【0108】（4）プリント配線基板2にダム枠DWを設けたことにより、両面テープ12により、容易に確実な接着を行うことができる。

【0109】また、本実施の形態では、両面テープ12によってプリント配線基板2とメモリケースMKを接着して固定を行っているが、たとえば、図12に示すように、メモリケースMKの上蓋K1、下蓋K2におけるプラスチック枠PWに、コネクタ3が設けられた辺と対向する一辺のプリント配線基板2の端縁を挟み込む固定部材（第2接触面）KTを設け、この固定部材KTにより前述した端縁を圧着固定するようにしてもよい。

【0110】それにより、プリント配線基板2の一方の端縁がコネクタ3と接着されたメモリケースMKに固定され、その対向辺の端縁が固定部材KTによって圧着されているので、プリント配線基板2の両端縁が確実に固定されていることになり、振動や衝撃などによるチップ割れなどを防ぐことができる。

【0111】また、固定部材KTによりプリント配線基

板2の端縁を固定した場合、COB実装されたパッケージの表面とメモリケースMKの内面との両面テープによる固定が不要となるので、プリント配線基板2の両面に面実装の電子部品を搭載することができる。

【0112】さらに、前記実施の形態においては、メモリ4を2段重ねのTCP構造としたが、たとえば、図13(a)、(b)に示すように、メモリ4を2段重ねのUTSOP(Ultra Thin Small Outline Package)構造とすることにより、耐衝撃性を大幅に向上することができる。

【0113】これは、UTSOPのパッケージがTCP構造のパッケージに比べて2倍の曲げ抗折強度を有しているためである。

【0114】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0115】たとえば、前記実施の形態においては、デジタルカメラにより撮影した画像をデジタルデータを保存するメモリカードであったが、このメモリカードだけでなく、カード形パーソナルコンピュータやカード形PDA(Personal Digital Assistants)などのカード形の情報通信機器であれば、メモリカードの耐衝撃性を大幅に向上しながら厚さを薄型化することが可能である。

【0116】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0117】(1)本発明によれば、プリント配線基板にCOB実装の電子部品を実装することにより、メモリカードの厚さを薄型化することができる。

【0118】(2)また、本発明では、COB実装の電子部品の前記パッケージ表面とケースの内面に両面テープなどの固定用接着材によってプリント配線基板を確実に固定でき、耐衝撃性能を大幅に向上することができる。

【0119】(3)さらに、本発明においては、プリント配線基板の額縁状のダム枠により、COB実装の電子部品におけるパッケージを均一の高さに、かつパッケージ表面を平坦化して形成することができる。

【0120】(4)また、本発明によれば、ケースの第2接触面により、プリント配線基板の両周辺部を確実に固定できるので、耐衝撃性能を大幅に向上することができる。

【0121】(5)さらに、本発明では、一方の実装面にCOB実装の電子部品のみを実装し、他方の実装面に表面実装形パッケージおよびチップ部品の電子部品のみを実装することにより、はんだスクリーン印刷などが容

易となり、ボンディング時においても確実にワイヤボンディングを行うことができる。

【0122】(6)また、本発明においては、上記

(1)～(5)により、メモリカードの耐衝撃性を大幅に向上しながら厚さを薄型化でき、製品の生産性も向上させることができ、かつ製品管理を容易にすることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態によるメモリカードに用いられるメモリケースの説明図である。

【図2】(a)、(b)は、本発明の一実施の形態によるメモリカードの電子部品が実装されたプリント配線基板の説明図である。

【図3】本発明の一実施の形態によるメモリカードの構成の説明図である。

【図4】(a)、(b)は、本発明の一実施の形態によるメモリカードに用いられるプリント配線基板の説明図である。

【図5】本発明の一実施の形態によるメモリカードの寸法を示す説明図である。

【図6】本発明の一実施の形態によるメモリカードの機能構成の説明図である。

【図7】本発明の一実施の形態によるメモリカードの接続構成の説明図である。

【図8】本発明の一実施の形態によるメモリカードの回路図プリント配線基板の接続構成の説明図である。

【図9】本発明の一実施の形態によるメモリカードに用いられるプリント配線基板の構成説明図である。

【図10】本発明の一実施の形態によるメモリカードの製造工程図である。

【図11】本発明の一実施の形態によるメモリカードの製造工程図である。

【図12】本発明の他の実施の形態によるメモリカードの構成の説明図である。

【図13】本発明の他の実施の形態によるメモリカードに構成の説明図である。

【符号の説明】

- 1 メモリカード
- 2 プリント配線基板
- 2a 表面
- 2b 裏面
- 3 コネクタ
- 4 メモリ
- 5 メモリ
- 6 水晶発振子
- 7 リセットIC
- 8 チップ部品
- 10 マイクロコンピュータ
- 11 ゲートアレイ
- 12 両面テープ(固定用接着材)

17

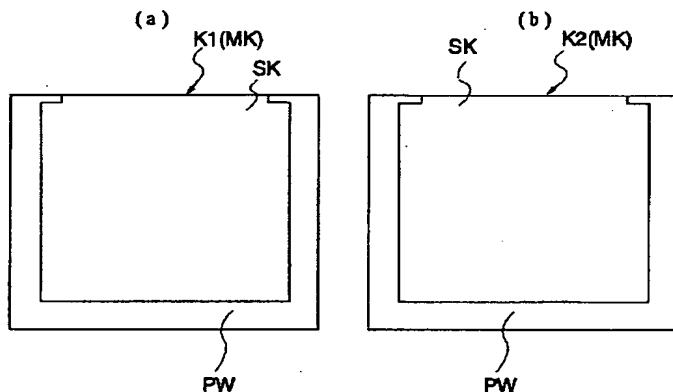
K1 上蓋 (第1のケース体)
 K2 下蓋 (第2のケース体)
 MK メモリケース (ケース)
 SK ステンレス板
 PW プラスチック枠
 L1~L5 ランド
 P 接続ピン (リード端子)
 DW ダム枠
 J 樹脂
 CH 半導体チップ
 BW ボンディングワイヤ
 ZF 絶縁性フィルム
 H ホスト
 HM ホストマイコン
 LB ローカルバス
 HB ホストバス
 CB 制御信号バス

18

LAB ローカルアドレスバス
 LDB ローカルデータバス
 CLK クロック信号
 LCE チップイネーブル信号
 LOE 出力イネーブル信号
 LWE 書き込みイネーブル信号
 HAB ホストアドレスバス
 HDB ホストデータバス
 HCE チップイネーブル信号
 10 HOE 出力イネーブル信号
 HWE 書き込みイネーブル信号
 SB1, SB2 信号線
 V_{CC} 電源電圧
 R 抵抗
 C コンデンサ
 SW 外枠
 KT 固定部材 (第2接触面)

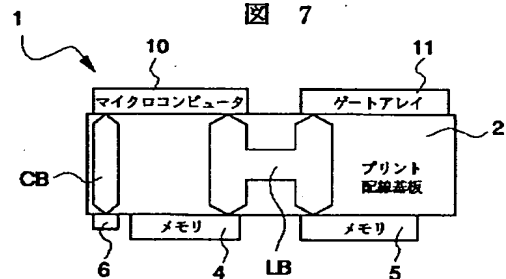
【図1】

図 1



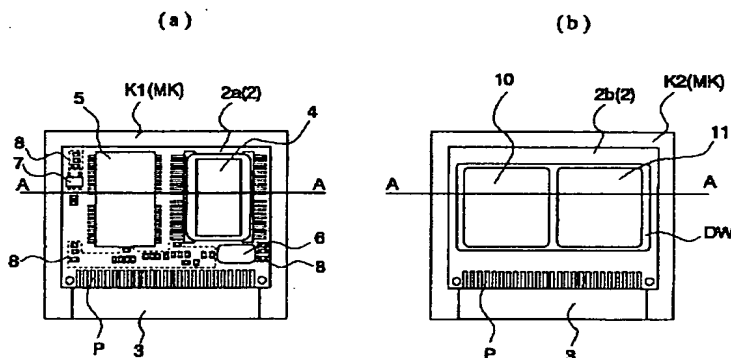
【図7】

図 7



【図2】

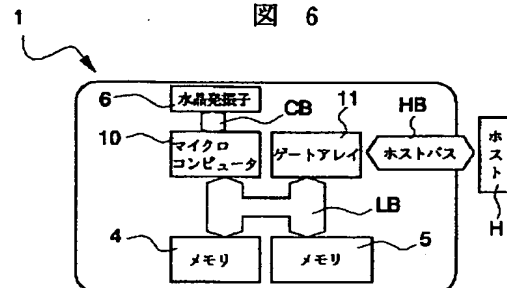
図 2



3: コネクタ
 P: 接続ピン(リード端子)

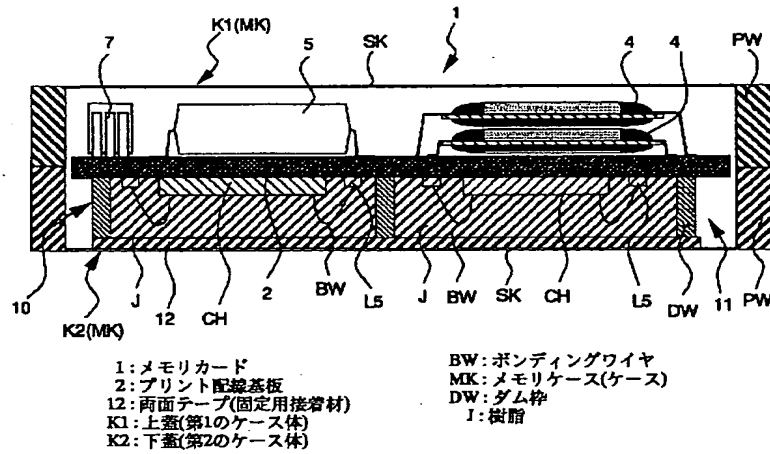
【図6】

図 6



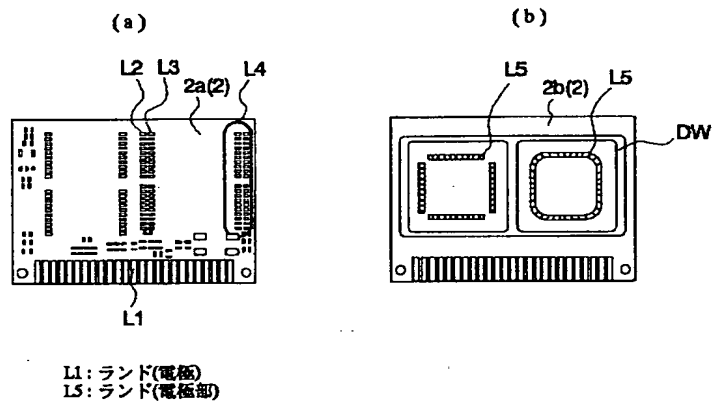
【図3】

図 3



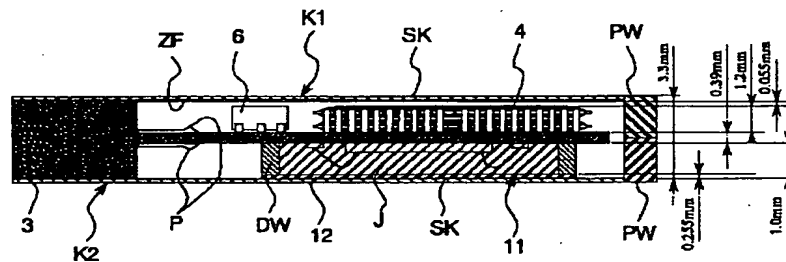
【図4】

図 4

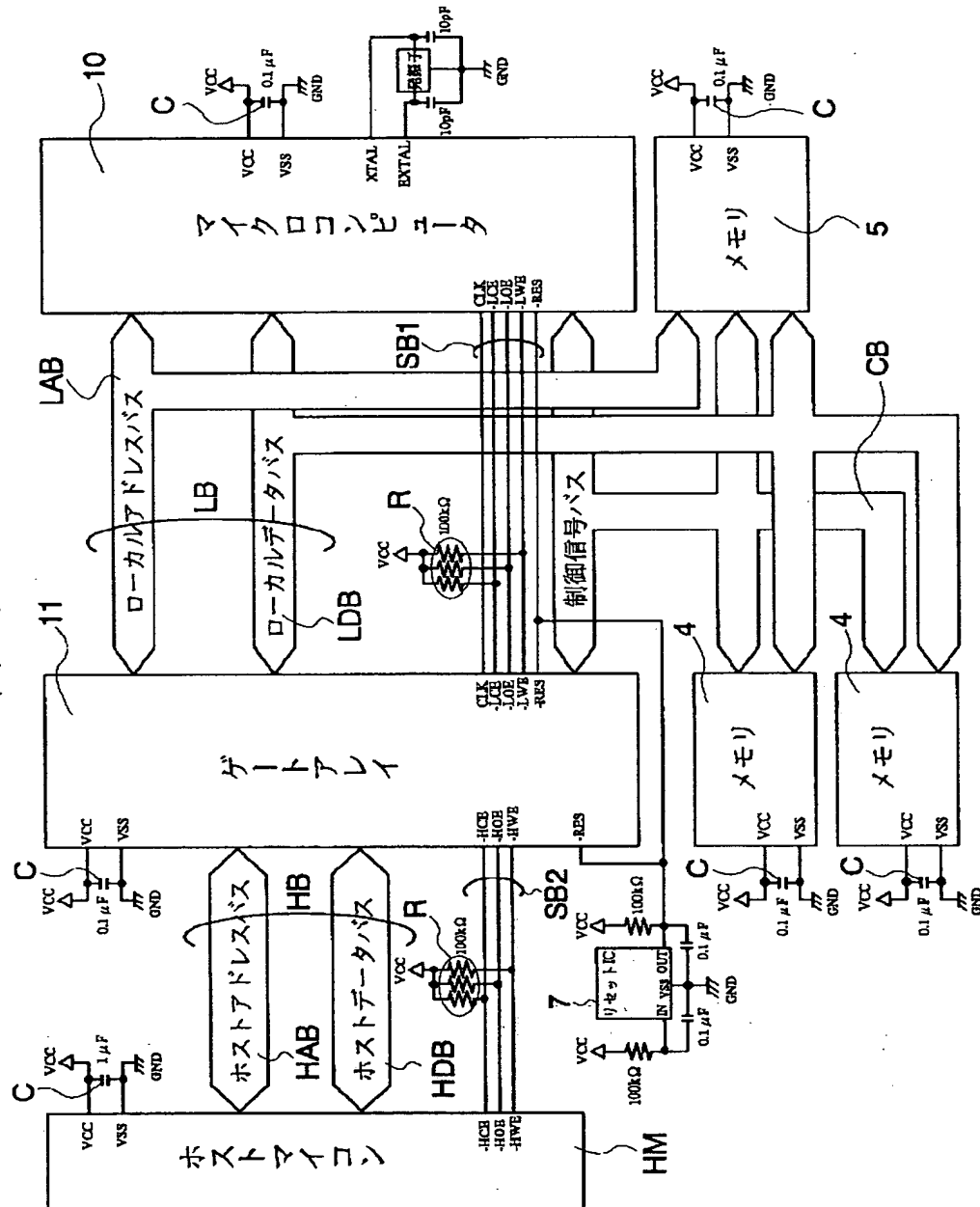


【図5】

図 5

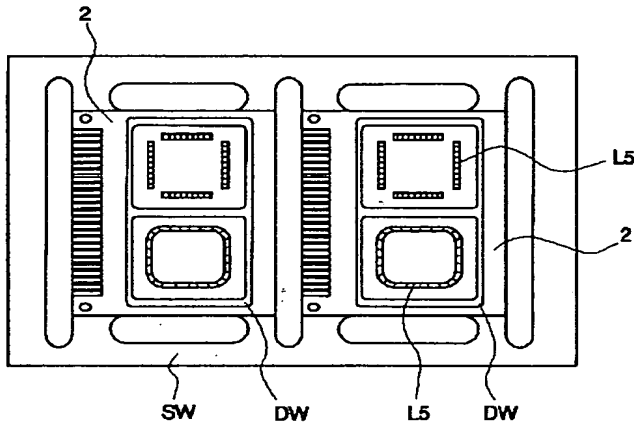


∞
 \boxtimes



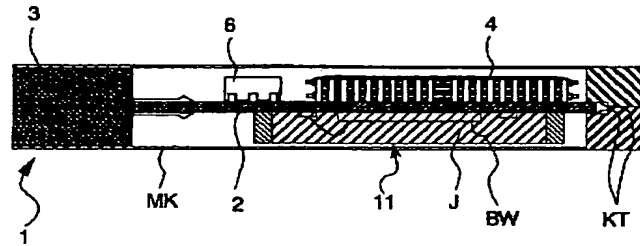
【図9】

図 9



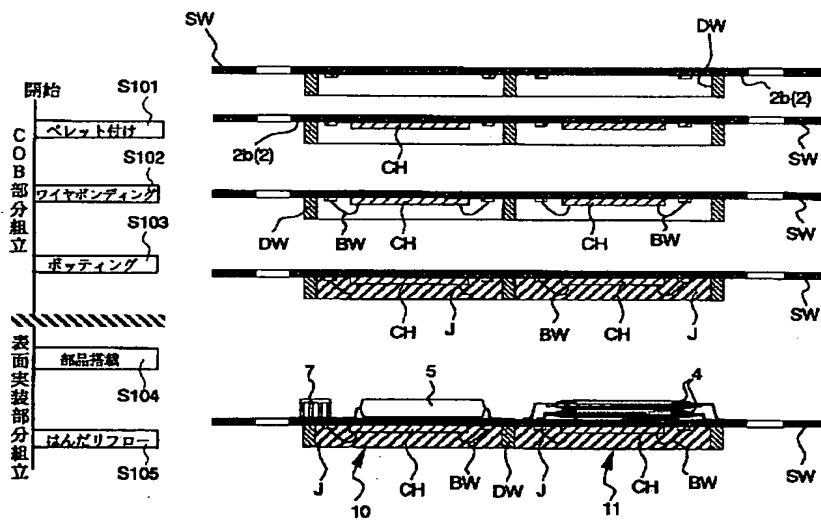
【図12】

図 12



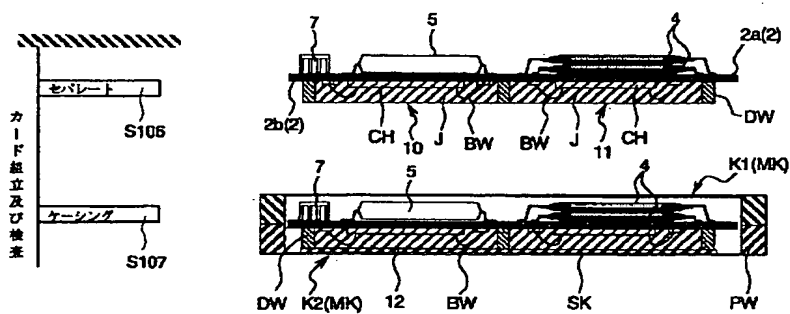
【図10】

図 10



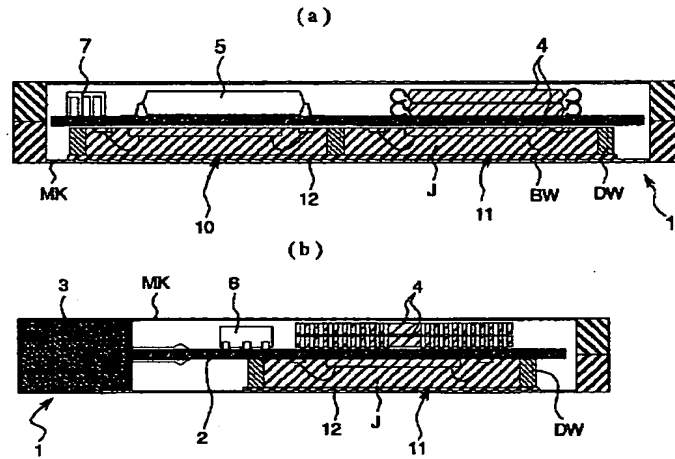
【図11】

図 11



【図13】

図 13



フロントページの続き

(72)発明者 塩田 茂雅
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 井上 清
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 有馬 英夫
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 山本 健一
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 長谷部 昭男
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

(72)発明者 中村 寿雄
東京都小平市上水本町5丁目22番1号 株
式会社日立マイコンシステム内

(72)発明者 松本 哲郎
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体事業部内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.